

Jorge Hiraiwa Yamanishi

M.Sc.

Nombre en citaciones bibliográficas: Jorge Hiraiwa o J. Hiraiwa

Sexo: Masculino

Nacido el 24-04-1977 en Encarnación, Paraguay. De nacionalidad Paraguaya.

Datos del SISNI

Área SISNI: **- Inactivo en el Programa/Sistema**

Categoría/Grupo Actual: **Nivel Iniciante - Res.: 305/14**

Ingreso al Sistema: **Nivel Iniciante - Res.: 364/11**

Información de Contacto

Mail: **jorge_hiraiwa@uc.edu.py**

Áreas de Actuación

- 1 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas embebidos
- 2 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Procesamiento de imágenes y vídeo
- 3 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Diseño en FPGA
- 4 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Computación paralela y distribuida
- 5 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Visión por computadora

Formación Académica/Titulación

- 2012-2013** Especialización/Perfeccionamiento - Technical Training Program for Japanese Descendants
 Japan International Cooperation Agency, Japón
 Becario de: Japan International Cooperation Agency, Japón
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas Reconfigurables;
- 2012-2013** Especialización/Perfeccionamiento - Researcher at Graduate School of Science and Technology
 Keio University, Japón
 Tutor: Hideharu Amano
 Becario de: Japan International Cooperation Agency, Japón
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Diseño en FPGA;
- 2011-En Marcha** Doctorado - Doctorado en Electrónica, Tratamiento de Señal y Comunicaciones
 Universidad de Sevilla, España
 Título: Arquitectura reconfigurable basada en FPGA para la ejecución de algoritmos de seguimiento de objetos en tiempo real
 Becario de: Itaipú Binacional, Paraguay
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Arquitectura reconfigurable en FPGA; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo;
- 2008-2010** Maestría - Máster en Electrónica, Tratamiento de Señal y Comunicaciones
 Universidad de Sevilla, España
 Título: Sistemas empotrados de visión para la detección de personas en tiempo real
 Becario de: Agencia Española de Cooperación Internacional para el Desarrollo, España
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas embebidos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Diseño en FPGA; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo;
- 2005-2007** Grado - Ingeniería Electrónica
 Universidad Católica "Nuestra Señora de la Asunción", Paraguay
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Diseño digital en FPGA; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas embebidos;

- 2004-2005** Especialización/Perfeccionamiento - Technical Training Program for Japanese Descendants
 Japan International Cooperation Agency, Japón
 Becario de: Japan International Cooperation Agency, Japón
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas paralelos e inteligencia artificial;
- 2004-2005** Especialización/Perfeccionamiento - Research Student at Graduate School of Science and Technology
 Keio University, Japón
 Becario de: Japan International Cooperation Agency, Japón
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas paralelos e inteligencia artificial;
- 1996-2003** Grado - Ingeniería Informática
 Universidad Catolica "Nuestra Señora de la Asunción", Paraguay
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas paralelos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Inteligencia artificial;

Formación Complementaria

- 2013** Congresos JIT CITA 2013
 Universidad Católica "Nuestra Señora de la Asunción" y Universidad Autónoma de Asunción, Paraguay
- 2013** Congresos 27th International Conference on Advanced Information Networking and Applications Workshops (WAINA)
 Universidad Politécnica de Cataluña, España
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Arquitectura Reconfigurable para Procesamiento de Imágenes;
- 2012** Congresos Design Gaia 2012
 Kyushu University, Japón
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Arquitectura Reconfigurable para Procesamiento de Imágenes;
- 2010** Congresos 17th International Conference on Systems, Signals and Image Processing (IWSSIP)
 Universidade Federal do Rio de Janeiro, Brasil
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo;
- 2012-2012** Cursos de corta duración
 Semiconductor Technology Academic Research Center (STARC), Japón
 Título: System design and implementation techniques
 Horas totales: 25
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, System on Chip;
- 2003-2003** Cursos de corta duración
 Universidad Catolica "Nuestra Señora de la Asunción", Paraguay
 Título: Programación Orientado a Objetos con Java
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Diseño Orientado a Objetos;
- 2002-2002** Cursos de corta duración
 Universidad Catolica "Nuestra Señora de la Asunción", Paraguay
 Título: Unix Network Programming
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistema Operativo;
- 2001-2001** Cursos de corta duración
 Universidad Catolica "Nuestra Señora de la Asunción", Paraguay
 Título: Linux como Estación de Trabajo
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistema Operativo;
- 2015** Talleres Cómo realizar el proceso de autoevaluación de carreras de grado
 Agencia Nacional de Evaluación y Acreditación de la Educación Superior, Paraguay
- 2010** Talleres Diseño de Instrumentos de Evaluación para el Aprendizaje
 Universidad Católica , Paraguay

Idiomas

Inglés	Comprende: muy bien	Habla: bien	Lee: muy bien	Escribe: bien
Español	Comprende: muy bien	Habla: muy bien	Lee: muy bien	Escribe: muy bien
Japonés	Comprende: muy bien	Habla: muy bien	Lee: muy bien	Escribe: muy bien

Portugués Comprende: bien Habla: bien Lee: bien Escribe: bien

Actuación Profesional

Facultad de Ingeniería - FIUNA

Vínculos con la Institución

2017 - Actual **Profesor Encargado** C. Horaria: **6**

Actividades

- 4/2018 - Actual Docencia/Enseñanza, Ingeniería Mecatrónica
 Nivel: Grado
 Disciplinas dictadas:
 -Sistemas Digitales 2
- 11/2017 - Actual Docencia/Enseñanza, Ingeniería Mecatrónica
 Nivel: Grado
 Disciplinas dictadas:
 -Sistemas Digitales 1

2016 - 2016 **Docente de Masterado** C. Horaria: **12**

Actividades

- 3/2016 - 4/2016 Docencia/Enseñanza, Maestría en Electrónica, con Énfasis en Electrónica de Potencia
 Nivel: Maestría
 Disciplinas dictadas:
 -Informática Avanzada

Parque Tecnológico Itaipu - PTI

Vínculos con la Institución

2010 - 2011 **Otro - Profesional contratado** C. Horaria: **40**

- Actual **Actividades**

Actividades

- 7/2010 - 12/2011 Proyecto de Investigación y Desarrollo
Monitoreo Estructural de Presa
 Participación: Integrante del Equipo
 Integrantes: E. VARGAS(Responsable);I. FUSTER; A. CLEMOTE; Jorge Hiraiwa;
 Situación: Concluido; Tipo/Clase: Desarrollo.
 Alumnos: Pregrado (1); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (1).
 Financiadores: Parque Tecnológico Itaipu - PTI (Remuneracion)
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Monitoreo Estructural;

Softhouse S.R.L. - SOFTHOUSE

Vínculos con la Institución

2005 - 2008 **Funcionario/Empleado - Ingeniero de Sistemas** C. Horaria: **40**

Régimen: Dedicación total

- Actual **Actividades**

Actividades

- 5/2005 - 3/2008 Otra actividad técnico-científico relevante, Softhouse S.R.L.
 Actividad realizada: Diseño de sistema de workflow basado en web

Universidad Catolica "Nuestra Señora de la Asunción" - UCA

Vínculos con la Institución

2017 - Actual **Investigador Regular** C. Horaria: **20**

Régimen: Dedicación total

2008 - Actual **Otro - Profesor encargado** C. Horaria: **6**

Actividades

- 3/2014 - Actual Docencia/Enseñanza, Ingeniería Informática
 Nivel: Grado
 Disciplinas dictadas:
 -Sistemas Paralelos y Distribuidos
- 3/2009 - Actual Docencia/Enseñanza, Ingeniería Electrónica
 Nivel: Grado
 Disciplinas dictadas:

- 8/2008 - Actual -Sistemas Digitales 2
 Docencia/Enseñanza, Ingeniería Electrónica
 Nivel: Grado
 Disciplinas dictadas:
- 8/2008 - Actual -Sistemas Digitales 1
 Docencia/Enseñanza, Ingeniería Informática
 Nivel: Grado
 Disciplinas dictadas:
- 8/2010 - Actual -Arquitectura de Sistemas
 Capacitación/Entrenamiento dictado, Departamento de Electrónica e Informática, Facultad de Ciencias y Tecnología. Universidad Católica de Asunción
 Capacitación/Entrenamientos dictados:
 -Tutoría de tesis

2008 - 2017 **Investigador** C. Horaria: **20**

Régimen: Dedicación tot: *Actividades*

- 8/2008 - Actual Líneas de Investigación
Visión por Computadora basada en FPGA
 Participación: Otros
 Palabras Clave: FPGA; Visión por Computadora; Arquitectura Reconfigurable;
 Integrantes: Jorge Hiraiwa;E. VARGAS; S. TORAL;
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Visión por Computadora; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Diseño digital basado en FPGA;
- 2/2017 - Actual Proyecto de Investigación y Desarrollo
Tecnología de Evaluación y Rehabilitación del Control Postural - REPOST
 Participación: Integrante del Equipo
 Integrantes: Jorge Hiraiwa(Responsable)
 Situación: En Marcha; Tipo/Clase: Desarrollo.
 Alumnos: Pregrado (1); Doctorado (1).
 Financiadores: Consejo Nacional de Ciencia y Tecnología - CONACYT (Apoyo financiero)
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, ;
- 7/2015 - Actual Proyecto de Investigación y Desarrollo, Departamento de Electrónica e Informática, UNIVERSIDAD CATOLICA NUESTRA SEÑORA DE LA ASUNCIÓN
Monitoreo de tráfico vehicular y de variables medioambientales con tecnologías apropiadas
 Participación: Integrante del Equipo
 Integrantes: E. VARGAS; Jorge Hiraiwa;J. Guevara;
 Situación: En Marcha; Tipo/Clase: Desarrollo.
 Alumnos: Doctorado (2).
 Financiadores: Consejo Nacional de Ciencia y Tecnología - CONACYT (Apoyo financiero)
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Visión por Computadora, Red de Sensores Inteligentes;
- 9/2015 - 12/2016 Proyecto de Investigación y Desarrollo, Departamento de Electrónica e Informática, UNIVERSIDAD CATOLICA NUESTRA SEÑORA DE LA ASUNCIÓN
Construcción de un dispositivo innovador para la realización de ensayos sísmicos de integridad de pilotes de hormigón construidos in-situ
 Participación: Integrante del Equipo
 Integrantes: V. Gonzalez; E. VARGAS; Jorge Hiraiwa;
 Situación: Concluido; Tipo/Clase: Desarrollo.
 Alumnos: Pregrado (1); Doctorado (1).
 Financiadores: Consejo Nacional de Ciencia y Tecnología - CONACYT (Apoyo financiero)
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, ;
- 1/2010 - 12/2011 Proyecto de Investigación y Desarrollo, Laboratorio de Electrónica Digital, Departamento de Electrónica e Informática
Monitoreo Estructural de Presa
 Participación: Integrante del Equipo
 Integrantes: E. VARGAS(Responsable);I. FUSTER; A. CLEMOTE; Jorge Hiraiwa;
 Situación: Concluido; Tipo/Clase: Desarrollo.

7/2008 - 12/2009 Alumnos: Pregrado (1); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (1).
 Financiadores: Fundación Parque Tecnológico Itaipu - FPTI (Apoyo financiero)
 Proyecto de Investigación y Desarrollo, Laboratorio de Electrónica Digital, Departamento de Electrónica e Informática
Sistema de supervisión del cobro de pasaje y localización de flota
 Participación: Integrante del Equipo
 Integrantes: E. VARGAS; G. RAMIREZ; A. GARAY; Jorge Hiraiwa;
 Situación: Concluido; Tipo/Clase: Desarrollo.
 Alumnos: Pregrado (2); Especialización (0); Maestría Académica (1); Maestría profesionalizante (0); Doctorado (0).
 Financiadores: Consejo Nacional de Ciencia y Tecnología - CONACYT (Apoyo financiero)
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas embebidos;

Significado de su trabajo en el contexto de los principales problemas planteados en su área:

En la actualidad existen varias investigaciones acerca de los sistemas de visión, desde los algoritmos de visión hasta las plataformas hardwares en donde se realizan los algoritmos. La selección de una plataforma hardware es de suma importancia ya que el desempeño de los algoritmos muchas veces depende de la plataforma.

Las plataformas basadas en procesadores son los más comunes, y se utilizan desde los procesadores de propósito general hasta los procesadores específicos para visión o multimedia. Existen también trabajos hechos en sistemas multiprocesador o multicore, o basadas en arquitectura SIMD para algoritmos que requieren un elevado rendimiento. Por otro lado, las plataformas basadas en diseño VLSI específico como la ASIC y la FPGA ofrecen muchas ventajas y por lo tanto en estos últimos años se realizan varios trabajos sobre ellas.

La mayoría de los sistemas de visión para aplicaciones de seguridad requiere de un desempeño en tiempo real. Sin embargo, estos sistemas generalmente son sistemas empotrados, basados en procesadores de bajo consumo y de bajo desempeño, lo cual dificulta la realización en tiempo real de los algoritmos de visión que por su característica posee un alto flujo de datos que se deben procesar en un tiempo determinado.

Los sistemas basados en FPGA ofrecen una gran flexibilidad a la hora de diseño y un bajo coste comparado con un ASIC, y el desempeño puede ser mucho más elevado que un sistema basado en procesadores, debido a que los algoritmos se pueden paralelizar a medida. El consumo es reducido en comparación a los procesadores, y el coste unitario es cada vez menor. Esta es la razón por la cual existen varios trabajos e iniciativas para utilizar la FPGA como la plataforma para la realización de los algoritmos de visión.

Sin embargo, en la FPGA los algoritmos son diseñados e implementados ad hoc, y un cambio mínimo en el algoritmo puede implicar un re-diseño del módulo que lo afecta. Aunque la FPGA por su característica es altamente flexible, la elevada carga para el diseñador dificultan los cambios de diseño.

Existen ciertas herramientas de alto nivel para lidiar con estos problemas. Sin embargo, las mismas no generan un hardware óptimo y por lo tanto el sistema generado suele tener bajo desempeño y mayor consumo de recursos en celdas lógicas.

Una arquitectura reconfigurable basada en FPGA, donde los módulos de procesamiento se puedan agregar o eliminar fácilmente de forma dinámica, manteniendo el desempeño del sistema, es de gran interés para aplicaciones de visión. Es importante también una herramienta de diseño para este tipo de sistema, que permita al diseñador modificar el hardware con una mayor facilidad, y así, reducir el coste de diseño y el tiempo de desarrollo de la aplicación..

Producción Técnica

Producción Bibliográfica

Trabajos en eventos

Trabajos completos en anales de eventos

- Jorge Hiraiwa; H. AMANO; An FPGA Implementation of Reconfigurable Real-Time Vision Architecture. In: Proceedings of 27th International Conference on Advanced Information Networking and Applications Workshops (WAINA), 2013 Barcelona 27th International Conference on Advanced Information Networking and Applications Workshops (WAINA). 2013.**
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
 Medio: Internet. ISSN/ISBN: 978--0-76
 Palabras Clave: FPGA; Reconfigurable Architecture;
- Jorge Hiraiwa; H. AMANO; An FPGA Implementation of Reconfigurable Real-Time Vision Architecture (Japanese). In: Design Gaia 2012, 2012 Fukuoka - Japón 2012.**
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
 Medio: Papel.
 Palabras Clave: Reconfigurable Architecture;
- Jorge Hiraiwa; E. VARGAS; S. TORAL; An FPGA based Embedded Vision System for Real-Time Motion Segmentation. In: International Conference on Systems, Signals and Image Processing, 2010 Rio de Janeiro Proceedings of International Conference on Systems, Signals and Image Processing, IWSSIP2010. 2010.**
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo;
 Medio: CD-Rom. ISSN/ISBN: 978--85-2

Palabras Clave: FPGA; Image Processing;

Documentos de trabajo

1 Jorge Hiraiwa Proyecto Fin de Máster: Sistema Empotrado de Visión para la Detección de Personas en Tiempo Real, v. 1, 2010.

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Procesamiento de imágenes y vídeo;

Medio: Papel.

Evaluaciones

Evaluación de Eventos

- 2013 **JIT CITA 2013 (Paraguay)**
Observaciones:
- 2013 **16th International IEEE Conference on Intelligent Transportation Systems (Holanda)**
Observaciones:
- 2010 **CLEI 2010 (Paraguay)**
Observaciones:

Evaluación de Publicaciones

- 2013 - 2013 **16th International IEEE Conference on Intelligent Transportation Systems**
Cantidad: Menos de 5. Observaciones:
- 2010 - 2010 **CLEI 2010**
Cantidad: Menos de 5. Observaciones:

Tutorías/Orientaciones/Supervisiones

Concluidas

Tesis/Monografías de grado

- 1 Fredy Cabrera, - Cotutor o Asesor - Contador de vehículos utilizando visión por computadora, 2015**
Tesis/Monografía de grado (Ingeniería Electrónica) , UCA - Universidad Católica "Nuestra Señora de la Asunción", Paraguay
País: Paraguay / Idioma: Español
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
- 2 Jorge Sarabia, - Cotutor o Asesor - Sistema de visión empotrado para la detección y seguimiento de personas, 2014**
Tesis/Monografía de grado (Ingeniería Electrónica) , UCA - Universidad Católica "Nuestra Señora de la Asunción", Paraguay
País: Paraguay / Idioma: Español
Palabras Clave: Reconfigurable Architecture;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
- 3 Diego Cabrera, - Cotutor o Asesor - Sistema de Visión Empotrado para el Reconocimiento de Matrículas, 2012**
Tesis/Monografía de grado (Ingeniería Electrónica) , UCA - Universidad Católica "Nuestra Señora de la Asunción", Paraguay
País: Paraguay / Idioma: Español
Palabras Clave: FPGA; Visión por Computadora;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Visión por Computadora;

En Marcha

Tesis/Monografías de grado

- 1 Juan Uran, - Cotutor o Asesor - Diseño e implementación de una plataforma abierta para la obtención automática, recopilación y análisis de imágenes satelitales y sus registros históricos de índices de vegetación para la caracterización del ciclo de la soja, 2017**
Tesis/Monografía de grado (Ingeniería Informática) , UCA - Universidad Católica "Nuestra Señora de la Asunción", Paraguay
País: Paraguay / Idioma: Español
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, ;

Otras Referencias

Premiaciones

- 1 2013 Beca de Apoyo a la Producción Científica y Tecnológica (nacional), ITAIPU**
- 2 2012 Beca de Apoyo a la Producción Científica y Tecnológica (nacional), FPTI - ITAIPU**
- 3 2012 Technical Training Program for Japanese Descendants (internacional), JICA**

- 4 2010 Programa de Cooperación Interuniversitaria con Iberoamérica (PCI-D/7596/07) (internacional), AECID
- 5 2009 Programa de Cooperación Interuniversitaria con Iberoamérica (PCI-D/7596/07) (internacional), AECID
- 6 2008 Programa de Cooperación Interuniversitaria con Iberoamérica (PCI-D/7596/07) (internacional), AECID
- 7 2004 Technical Trainee Program for Japanese Descendants (internacional), JICA

Presentaciones en eventos

- 1 **Congreso - 27th International Conference on Advanced Information Networking and Applications Workshops (WAINA), 2013, España**
Nombre: 27th International Conference on Advanced Information Networking and Applications Workshops (WAINA). Tipo de Participación: Expositor oral - Información Adicional:
Palabras Clave: FPGA; Reconfigurable Architecture;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
- 2 **Congreso - Desgin Gaia 2012, 2012, Japón**
Nombre: Desgin Gaia 2012. Tipo de Participación: Expositor oral - Información Adicional:
Palabras Clave: Reconfigurable Architecture; FPGA;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;
- 3 **Congreso - 17th International Conference on Signals, Systems and Image Processing (IWSSIP), 2010, Brasil**
Nombre: IWSSIP2010. Tipo de Participación: Expositor oral
Nombre de la institución promotora: Universidad Federal de Río de Janeiro
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, Sistemas Reconfigurables;

Jurado/Integrante

Otros tipos

- 1 **Jorge Hiraiwa; F. Brunetti; E. VARGAS; Participación en comités de Viviana Chaves. Tesis/Monografía de grado Medidor de nivel freático con interfaz inalámbrica (Piezómetro), 2016, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, ;
- 2 **Jorge Hiraiwa; F. Brunetti; E. VARGAS; Participación en comités de José Gómez. Tesis/Monografía de grado Manipulación de partículas por medio de ondas mecánicas, 2016, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, ;
- 3 **Jorge Hiraiwa; F. Brunetti; E. VARGAS; Participación en comités de Fabrizio Pezzino. Tesis/Monografía de grado Dispositivo innovador para la realización de ensayos sónicos de integridad de pilotes, 2016, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería Eléctrica y Electrónica, ;
- 4 **Jorge Hiraiwa; E. VARGAS; F. Brunetti; Participación en comités de Edgar Machuca. Tesis/Monografía de grado Diseño, implementación y evaluación de nodo sensor de partículas en suspensión en el aire (MP 2.5) de bajo costo , 2016, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, ;
- 5 **Jorge Hiraiwa; E. VARGAS; Participación en comités de Arturo Fatecha. Tesis/Monografía de grado Nodo Sensor Reconfigurable Utilizando Arquitectura Basada en PSoC, 2014, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Palabras Clave: Programmable System on Chip;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas reconfigurables;
- 6 **Jorge Hiraiwa; E. VARGAS; Participación en comités de Clara Almirón. Tesis/Monografía de grado Diseño e Implementación de un Vatímetro Inteligente con Interfaz PLC, 2014, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"
Palabras Clave: Redes de Sensores Inteligentes;
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas empotrados;
- 7 **Jorge Hiraiwa; E. VARGAS; Participación en comités de Gabriela Mercado. Tesis/Monografía de grado Plataforma robótica móvil basada en Linux empotrado de tiempo real, 2014, Paraguay/Español**
Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas empotrados;

- 8 Jorge Hiraiwa; F. Brunetti; Participación en comités de Juan José Cáceres. Tesis/Monografía de grado Implementación de un esquema de paralelización distribuida usando Portable Extensive Toolkit for Scientific Computation (PETSc), 2014, Paraguay/Español**

Otra participación (Ingeniería Electrónica), UCA - Universidad Católica "Nuestra Señora de la Asunción"

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas paralelos y distribuidos;

- 9 Jorge Hiraiwa; V. Gonzalez; Participación en comités de Lilien Garay. Tesis/Monografía de grado Segmentación de Imágenes en Procesadores Many-core, 2013, Paraguay/Español**

Otra participación (Ingeniería Informática), UCA - Universidad Católica "Nuestra Señora de la Asunción"

Palabras Clave: Procesadores Many-Core;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, ;

Indicadores

Producción Bibliográfica		4
Trabajos en eventos		3
Completo		3
Documentos de trabajo		1
Completo		1
Tutorías		4
Concluidas		3
Tesis/Monografía de grado		3
En Marcha		1
Tesis/Monografía de grado		1
Evaluaciones		5
Eventos		3
Publicaciones/Periódicos		2
Otras Referencias		19
Otros datos Relevantes		7
Presentaciones en eventos		3
Jurado/Integrante		9