

# Hugo Daniel Meyer

PhD.

Nombre en citaciones bibliográficas: Hugo Meyer o Hugo Daniel Meyer

Sexo: Masculino

Nacido el 05-06-1984 en Asunción, Paraguay. De nacionalidad Paraguaya.

## Datos del PRONII

Área: **Ingeniería y Tecnología - Inactivo en el Programa/Sistema**

Categorización Actual: **Nivel I - Res.: 510/2018**

Ingreso al PRONII: **Nivel Candidato a Investigador - Res.: 334/14**

## Información de Contacto

Mail: **meyer.hugo@gmail.com**

Página Web: **<http://grupsderecerca.uab.cat/hpc4eas/content/hugo>**

## Áreas de Actuación

- 1 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Parallel Programming
- 2 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Performance Analysis and Improvement
- 3 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Fault tolerance Support in Cluster and Multicluster
- 4 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Parallel Computers: efficiency, performance and availability
- 5 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Optical Networking
- 6 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, HPC Simulations
- 7 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Systems Modelling
- 8 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Hardware Design
- 9 Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, Modeling and Simulation of Complex Industrial Systems

## Formación Académica/Titulación

**2017-2018** Especialización/Perfeccionamiento - University Teaching Qualification

University of Amsterdam, Holanda

Título: University Teaching Qualification, Año de Obtención: 2018

Tutor: Hugo Daniel Meyer

Áreas de Conocimiento: Ciencias Sociales, Ciencias de la Educación, Educación General, Diseño de clases y módulos universitarios; Ciencias Sociales, Ciencias de la Educación, Educación General, Supervisión de estudiantes de grado y postgrado; Ciencias Sociales, Ciencias de la Educación, Educación General, Diseño, desarrollo y organización de programas universitarios;

**2011-2014** Doctorado - Doctorado en Computación de Altas Prestaciones

Universidad Autónoma de Barcelona, España

Título: Fault Tolerance in Multicore Clusters. Techniques to Balance Performance and Dependability., Año de Obtención: 2014

Tutor: Hugo Daniel Meyer

Sitio web de la tesis/disertación: <http://www.tesisenxarxa.net/handle/10803/283884>

Becario de: Universidad Autónoma de Barcelona, España

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y sintonización de Aplicaciones Paralelas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Performability en Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sintonización de la Tolerancia a Fallos;

**2010-2011** Maestría - Maestría en Computación de Altas Prestaciones

Universidad Autónoma de Barcelona, España

Título: RADIC: Un middleware de Tolerancia a Fallos que preserva las Prestaciones, Año de Obtención: 2011

Tutor: Dolores Isabel Rexachs del Rosario

Sitio web de la tesis/disertación: <http://ddd.uab.es/record/90063?ln=ca>

Becario de: Universidad Autónoma de Barcelona, España

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Computadores Paralelos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y sintonización de Aplicaciones Paralelas;

**2004-2009**

Grado - Ingeniería Informática

Facultad Politécnica Universidad Nacional de Asuncion, Paraguay

Título: Una nueva Propuesta de Templado Simulado Multiobjetivo, Año de Obtención: 2010

Tutor: Benjamín Barán Cegla

Becario de: Facultad Politécnica de la UNA, Paraguay

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y Optimización; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Inteligencia Artificial; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Algoritmos y Estructuras de Datos;

**2000-2002**

Pregrado - Bachillerato Técnico en Contabilidad

Colegio Monseñor Lasagna, Paraguay

Áreas de Conocimiento: Ciencias Sociales, Economía y Negocios, Negocios y Administración, Ciencias Contables;

**1997-1999**

Pregrado - Ciclo Básico

Colegio Monseñor Lasagna, Paraguay

## Formación Complementaria

**2019**

Congresos International Conference on Embedded Computer Systems: Architectures, Modelling and Simulation XIX  
Technical University of Crete, Grecia

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Embedded systems;

**2018**

Congresos International Symposium on Parallel and Distributed computing with Applications (ISPA 2018)

Indiana University, Estados Unidos

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modelling and Simulation;

**2017**

Congresos International Conference on Computational Science - ICCS

ETH Zurich, Suiza

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modeling and Simulation;

**2016**

Congresos 17th International Conference on Distributed Computing and Networking

Singapore Management University, Singapur

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Telecomunicaciones, Network Simulation;

**2015**

Congresos The 2015 International Conference on High Performance Computing & Simulation (HPCS 2015)

University of Amsterdam, the Netherlands, Holanda

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Simulation;

**2013**

Congresos The 11th IEEE International Symposium on Parallel and Distributed Processing with Applications (ISPA-13)

Deakin University, Australia, Australia

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y Optimización de las Prestaciones de Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas Paralelos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Parallel Programming Models;

**2012**

Congresos PDPTA12 - The 2012 International Conference on Parallel and Distributed Processing Techniques and Applications

Fellow of British Computer Society, Principal/R&D Engineer, Maverick Technologies America Inc., Estados Unidos

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas Distribuidos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación Paralela; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y Optimización de las Prestaciones de Aplicaciones Paralelas;

**2009**

Congresos XXXV Conferencia Latinoamericana de Informática (XXXV CLEI)

Centro Latinoamericano de Estudios en Informática, Brasil

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas Distribuidos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Inteligencia Artificial; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modelado y Simulación;

**2018-2018**

Cursos de corta duración  
ASML, Holanda  
Título: Visual Data Analytics: KNIME  
Horas totales: 2

**2018-2018**

Cursos de corta duración  
SURFsara, Holanda  
Título: Machine Learning with Apache Spark  
Horas totales: 8

**2018-2018**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Machine Learning;  
Cursos de corta duración  
SURFsara, Holanda  
Título: Introduction to High Performance Machine Learning  
Horas totales: 8

**2018-2018**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, High Performance Computing;  
Cursos de corta duración  
ASML, Holanda  
Título: Ethics Initial Training Code of Conduct and Business Principles.  
Horas totales: 3

**2018-2018**

Cursos de corta duración  
ASML, Holanda  
Título: Corporate Security - Knowledge Protection Policy  
Horas totales: 3

**2018-2018**

Cursos de corta duración  
ASML, Holanda  
Título: Using Open Source Software in ASML Products  
Horas totales: 3

**2018-2018**

Cursos de corta duración  
ASML, Holanda  
Título: ASML Global Export Control Compliance  
Horas totales: 3

**2017-2017**

Cursos de corta duración  
University of Amsterdam, Holanda  
Título: Teaching Skills  
Horas totales: 16

**2017-2017**

Áreas de Conocimiento: Humanidades, Otras Humanidades, Teaching;  
Cursos de corta duración  
Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España  
Título: Programming ARM based Prototypes  
Horas totales: 8

**2017-2017**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, ARM Programming;  
Cursos de corta duración  
Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España  
Título: Big Data Analytics  
Horas totales: 16

**2015-2015**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Big Data;  
Cursos de corta duración  
Johns Hopkins University, Estados Unidos  
Título: R Programming  
Horas totales: 24

**2015-2015**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Data Science;  
Cursos de corta duración  
The Johns Hopkins University, Estados Unidos  
Título: The Data Scientist's Toolbox  
Horas totales: 16

- 2015-2015**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Data Science;  
 Cursos de corta duración  
 Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España  
 Título: Introduction to CUDA Programming  
 Horas totales: 24
- 2015-2015**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, GPU Programming;  
 Cursos de corta duración  
 Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España  
 Título: HPC-based simulations, Engineering and Environment  
 Horas totales: 27
- 2015-2015**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Simulations;  
 Cursos de corta duración  
 Stanford University, Estados Unidos  
 Título: Statistical Learning through Coursera  
 Horas totales: 33
- 2014-2015**  
 Áreas de Conocimiento: Ciencias Naturales, Matemáticas, Estadística y Probabilidad, Statistical Learning;  
 Cursos de corta duración  
 Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España  
 Título: Advanced English Course  
 Horas totales: 70
- 2013-2013**  
 Áreas de Conocimiento: Humanidades, Lengua y Literatura, Lenguajes Específicos, Inglés;  
 Cursos de corta duración  
 Stanford University, Estados Unidos  
 Título: Machine Learning. Coursera Online  
 Horas totales: 70
- 2012-2012**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Machine Learning;  
 Cursos de corta duración  
 Georgia Institute of Technology, Estados Unidos  
 Título: Computational Investing Part I - Curso Online
- 2005-2005**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computational Investing; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Python Programming Language; Ciencias Sociales, Economía y Negocios, Economía, Econometría, Trading Strategies;  
 Cursos de corta duración  
 Facultad de Ingeniería de la Universidad Nacional de Asunción, Paraguay  
 Título: Programación Avanzada en Lenguaje C
- 2000**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Lenguaje de Programación C; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Entornos Unix;  
 Otros Curso Completo de Inglés  
 Centro Cultural Paraguayo Americano, Paraguay
- 2015**  
 Áreas de Conocimiento: Humanidades, Lengua y Literatura, Lenguajes Específicos, Inglés;  
 Seminarios Building the Next Generation of Optical Networks for Data Centers. Transferring Technology to Industry.  
 Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España
- 2016**  
 Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modeling and Simulation;  
 Simposios 3rd Barcelona Supercomputing Center Doctoral Symposium.  
 Barcelona Supercomputing Center, Centro Nacional de Supercomputación, España
- Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modeling and Simulation;

## Idiomas

<b>Catalán</b>	Comprende: bien	Habla:	Lee: muy bien	Escribe:
<b>Inglés</b>	Comprende: muy bien	Habla: muy bien	Lee: muy bien	Escribe: muy bien
<b>Español</b>	Comprende: muy bien	Habla: muy bien	Lee: muy bien	Escribe: muy bien
<b>Guaraní</b>	Comprende: muy bien	Habla: regular	Lee: muy bien	Escribe: regular

## Actuación Profesional

### Agencia Nacional de Evaluación y Acreditación de la Educación Superior - ANEAES

Vínculos con la Institución

2007 - 2010

**Funcionario/Empleado - Secretario del Área de Informática**

C. Horaria: **30**

Otras Informaciones: A cargo de:

Diseño, Desarrollo y Pruebas de Software.

Gestión de Bases de Datos.

Generación de Reportes.

Encargado de la Plataforma Web de la Agencia.

Soporte Técnico a Usuarios

- Actual

#### Actividades

##### Actividades

4/2009 - 6/2009

Servicio Técnico Especializado, Departamento de Informática, Agencia Nacional de Evaluación y Acreditación de la Educación Superior

Servicio realizado: Diseño y desarrollo del Portal RIACES de Paraguay sobre instituciones de educación superior

### ASML - ASML

Vínculos con la Institución

2017 - Actual

**External Postdoctoral Researcher**

C. Horaria: **8**

##### Actividades

6/2017 - Actual

Líneas de Investigación

#### Performance Analysis of Distributed Systems

Participación: Integrante del Equipo

Integrantes: Hugo Meyer(Responsable)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, Modelling and Simulation;

### Barcelona Supercomputing Center, Centro Nacional de Supercomputación - BSC

Vínculos con la Institución

2014 - Actual

**Postdoctoral Researcher**

C. Horaria: **40**

Régimen: Dedicación tot: *Actividades*

5/2016 - Actual

Líneas de Investigación, Unconventional Computer Architecture and Networks, Barcelona Supercomputing Center, Computer Science Department

#### Internet of Things (IoT)

Participación: Integrante del Equipo

Descripción: Internet of Things (IoT): It refers to objects that are equipped with identifying devices (sensors and actuators mostly) and that can be inventoried by computers. If all objects could be identified and located by computers the Internet could interact with them in many different ways. This would represent an important change in our daily lives, first companies would know accurately their stock, individuals could be aware of what/when exactly they have consumed and lost or stolen objects could be easily tracked and located. Clearly, the Internet of Things places important challenges to distributed systems, since it requires very large amounts of computing power and storage as well as massive scalability. The combination of the advantages brought by Fog Computing paradigm has placed it as the natural technology to facilitate the IoT explosion.

Integrantes: Hugo Meyer(Responsable)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Internet of Things;

1/2016 - Actual

Líneas de Investigación, Unconventional Computer Architecture and Networks, Barcelona Supercomputing Center, Computer Science Department

#### Dissagregated Computing

Participación: Integrante del Equipo

Descripción: "Disaggregated Recursive Datacentre-in-a-Box", called dRedBox, takes on the challenge of revolutionizing the low-power computing market by breaking server boundaries through materialization of the concept of disaggregation. It takes on addressing this challenge in next generation, low-power, across form-factor "datacentres", departing from the paradigm of the mainboard-as-a-unit and enabling the creation of "function block-as-a-unit" having as the baseline disaggregated building blocks: a) SoC-based micro-server card, b) high performance RAM card and c) accelerator (FPGA/SoC) card. Besides proposing a highly modular software-defined architecture for the next generation datacentre, dRedBox will specify, design and prototype a novel hardware architecture where SoC based micro-servers, memory modules and accelerators, will be placed in separated modular server trays interconnected via a high-speed, low-latency opto-electronic system fabric, and be allocated in arbitrary sets, as driven by fit-for-purpose resource/power management software.

Integrantes: Hugo Meyer(Responsable)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la

- 9/2014 - Actual Información, Hardware y Arquitectura de Computadoras, Disaggregated Computing;  
Líneas de Investigación, Barcelona Supercomputing Center, Computer Science Department  
**Datacenters and HPC Network Simulations**  
Participación: Integrante del Equipo  
Descripción: Modeling and simulation of Optical Networks and its components and their usage on HPC systems. The main objective of this project is to develop a hardware prototype of optical switches that will reduce power consumption and lower the latency of current network switches used in HPC systems and Datacenters.  
Integrantes: Hugo Meyer(Responsable)  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Telecomunicaciones, Optical Networking;
- 1/2016 - Actual Proyecto de Investigación y Desarrollo, Unconventional Computer Architecture and Networks, Barcelona Supercomputing Center, Computer Science Department  
**dReDBox: Disaggregated Recursive Datacentre-in-a-Box**  
Participación: Integrante del Equipo  
Descripción: In today's cloud data centres, the physical system is composed of individual server units contributing processing, memory, accelerators and storage resources. However, this arrangement incurs a significant waste of these resources as well as low power utilization, due to the inherent inability to closely match user IT requirements to the resources available within a single server or sets of servers. The challenge in this arrangement is to be more efficient, flexible and agile with these resources.  
  
dReDBox aspires to remedy this by moving from today's server-as-the-unit model to a pooled-computing model, enabling an arbitrary sizing of disaggregated IT resources, deploying them where and when required, to perfectly match cloud user requirements. By doing so, dReDBox aims to transition cloud to unprecedented efficiency levels while reducing electric power consumption by up to 20%.  
  
The consortium plans to deliver a full-fledged, vertically integrated data centre-in-a-box prototype to showcase the superiority of disaggregation in terms of scalability, efficiency, reliability, performance and energy reduction. The prototype will be used as vehicle to demonstrate the value of dReDBox in three pilot use-cases stemming from three market segments: Security, Network Analytics and Telecom.  
Integrantes: Hugo Meyer(Responsable)  
Situación: En Marcha; Tipo/Clase: Investigacion.  
Alumnos: Maestría Académica (1); Doctorado (1).  
Financiadores: European Commission - EC (Apoyo financiero)  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, HPC Simulation;
- 11/2012 - 12/2015 Proyecto de Investigación y Desarrollo, Barcelona Supercomputing Center, Computer Science Department  
**Low latency and high throughput dynamic network infrastructures for high performance datacentre interconnects. (Lightness)**  
Participación: Integrante del Equipo  
Descripción: The main objective of the LIGHTNESS project is the design, implementation and experimental evaluation of a high-performance network infrastructure for data centres, where innovative photonic switching and transmission solutions are deployed. Harnessing the power of optics will enable data centres to effectively cope with the unprecedented demand growth to be faced in the near future, which will be driven by the increasing popularity of computing and storage server-side applications in the society. Indeed, the deployment of optical transmission systems leveraging Dense Wavelength Division Multiplexing (DWDM) allows the transmission of more than a hundred of wavelength channels operating at 10, 40, 100 Gb/s and beyond. This effectively results in "unlimited" bandwidth capacities of multiple Terabit/s per fibre link, which can be efficiently utilized through next-generation all-optical switching paradigms like Optical Circuit Switching (OCS) or Optical Packet Switching (OPS).  
Integrantes: Hugo Meyer(Responsable)  
Situación: En Marcha; Tipo/Clase: Investigacion.  
Alumnos:  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Telecomunicaciones, Optical Networking;

### Consultora Barán y Asociados - CBA

Vínculos con la Institución

2010 - 2010

**Funcionario/Empleado - Ingeniero de Software**

C. Horaria: **40**

Otras Informaciones: A cargo de:

- Diseño y Desarrollo de Aplicaciones Web.
- Gestión de Base de Datos.
- Generación de Reportes.

**Universidad Autónoma de Barcelona - U.A.B.**

*Vínculos con la Institución*

2010 - 2014

**Becario - Personal Investigador en Formación, Profesor.**

C. Horaria: **40**

Régimen: Dedicación total

Otras Informaciones: Miembro del Departamento de Arquitectura de Computadores y Sistemas Operativos. Colaboración de Investigación en el marco del Máster y Doctorado en Computación de Altas Prestaciones.

Actualmente investigando y trabajando en:

- Técnicas de tolerancia a fallos para aplicaciones de paso de mensajes que son ejecutadas en entornos de alto rendimiento.
- Análisis de prestaciones de aplicaciones paralelas.
- Diseño y análisis de técnicas de tolerancia a fallos adaptables a HPC.

- Actual

**Actividades**

*Actividades*

10/2010 - 8/2014

Líneas de Investigación, Departamento de Arquitectura y Sistemas Operativos, Universidad Autónoma de Barcelona

**Tolerancia a Fallos en Sistemas de Altas Prestaciones**

Participación: Integrante del Equipo

Descripción: Mi investigación se centra principalmente en el estudio de Optimizaciones de Técnicas de Tolerancia a Fallos en Computación de altas Prestaciones, específicamente en sistemas de paso de mensajes paralelos. Contamos con una arquitectura de tolerancia a fallos denominada "Redundant Array of Distributed and Independent Controllers - RADIC" que define los mecanismos de protección, detección, recuperación y reconfiguración ante fallos de hardware. RADIC busca proveer protección a las aplicaciones paralelas de manera transparente, escalable, flexible y descentralizada. Cabe resaltar que toda técnica de tolerancia a fallos introduce alguna sobrecarga en costos (en recursos de cómputo, en tiempo de ejecución, etc.) y lo que se busca al utilizar RADIC es minimizar el costo que se paga por la protección durante la ejecución de una aplicación paralela.

Palabras Clave: RADIC; MPI; Fiabilidad; Disponibilidad; Prestaciones;

Integrantes: DOLORES REXACHS; EMILIO LUQUE; HUGO MEYER; MARCELA CASTRO-LEON; Hugo Meyer;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación Paralela;

2/2012 - 8/2014

Proyecto de Investigación y Desarrollo, Departamento de Arquitectura y Sistemas Operativos, Departamento de Informática

**Computación de Altas Prestaciones: Investigación, Tecnología y Aplicaciones (CAPITA). TIN2011-24384**

Participación: Integrante del Equipo

Integrantes: DOLORES REXACHS; EMILIO LUQUE; HUGO MEYER; Hugo Meyer;

Situación: En Marcha; Tipo/Clase: Investigación.

Alumnos: Pregrado (0); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (0).

Financiadores: Ministerio de Ciencia e Innovación - (Apoyo financiero)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación Paralela; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación de Altas Prestaciones;

10/2010 - 8/2014

Proyecto de Investigación y Desarrollo, Departamento de Arquitectura y Sistemas Operativos, Departamento de Informática

**Optimise HPC (High Performance Computing) Applications on Heterogeneous Architectures. H4H (Hybrid4HPC) ITEA2-09011**

Participación: Integrante del Equipo

Descripción: El proyecto H4H está desarrollando un entorno de programación híbrido que permitirá a industrias europeas y entidades a cargo de investigación competir globalmente en el mercado de High Performance Computing (HPC).

Existen 25 partners entre centros de investigación e industrias.

Integrantes: FRANÇOIS VERBECK; Hugo Meyer;

Situación: En Marcha; Tipo/Clase: Desarrollo.

Alumnos: Pregrado (0); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (0).

Financiadores: ITEA European Projec - ITEA2 (Apoyo financiero)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación de Altas Prestaciones; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación Híbrida; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas;

1/2010 - 12/2013

Proyecto de Investigación y Desarrollo, Departamento de Arquitectura y Sistemas Operativos, Departamento

de Informática

**Hybrid for High Performance Computing (H4H) TSI-020400-2010-120**

Participación: Integrante del Equipo

Descripción: Spanish part of the H4H ITEA2-Labelled project of the same name. The main objective of this project is to provide an efficient programming environments for developers of computing-intensive application using "clusters" of computers, consisting of a mixture of classic processors and hardware accelerators. Specifically the orientation is to optimise high-demanding HPC Applications using Hybrid MPI/OpenMP Programming Model on Hybrid Architectures.

Participating entities:

REPSOL

UAB

BMAT

DATALAB

Integrantes: EMILIO LUQUE(Responsable);DAVID CASTELLS; Hugo Meyer;

Situación: En Marcha; Tipo/Clase: Desarrollo.

Alumnos: Pregrado (0); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (0).

Financiadores: MITYC / MINETUR Avanza Competitividad I+D+I - MITYC (Apoyo financiero)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Programación Paralela;

1/2007 - 12/2013

Proyecto de Investigación y Desarrollo, Departamento de Arquitectura y Sistemas Operativos, Departamento de Informática

**Computación de altas prestaciones y su aplicación a la ciencia e ingeniería computacional (CAPACIC) TIN2007-64974**

Participación: Integrante del Equipo

Integrantes: EMILIO LUQUE(Responsable);DOLORES REXACHS; Hugo Meyer;

Situación: En Marcha; Tipo/Clase: Investigación.

Alumnos: Pregrado (0); Especialización (0); Maestría Académica (0); Maestría profesionalizante (0); Doctorado (0).

Financiadores: Comisión Interministerial de Ciencia y Tecnología - CICYT (Apoyo financiero)

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación de Altas Prestaciones;

1/2008 - 12/2012

Proyecto de Investigación y Desarrollo, Departamento de Arquitectura y Sistemas Operativos, Departamento de Informática

Integrantes: EMILIO LUQUE(Responsable);Hugo Meyer;

Situación: ; Tipo/Clase: .

Alumnos:

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Programación Paralela; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Sistemas Empotrados;

9/2013 - 8/2014

Docencia/Enseñanza, Ingeniería Informática

Nivel: Grado

Disciplinas dictadas:

-Arquitecturas Avanzadas

-Fundamentos de Ingeniería

2/2013 - 7/2013

Docencia/Enseñanza, Ingeniería Informática

Nivel: Grado

Disciplinas dictadas:

-Arquitecturas Avanzadas de Grado

9/2012 - 2/2013

Docencia/Enseñanza, Ingeniería Informática

Nivel: Grado

Disciplinas dictadas:

-Arquitecturas Avanzadas

9/2011 - 2/2012

Docencia/Enseñanza, Ingeniería Informática

Nivel: Grado

Disciplinas dictadas:

-Arquitecturas Avanzadas

2/2011 - 7/2011

Docencia/Enseñanza, Ingeniería Informática

Nivel: Grado



Disciplinas dictadas:  
-Sistemas Operativos

### Universidad Católica "Nuestra Señora de la Asunción" - UCA

Vínculos con la Institución

2010 - 2010 **Funcionario/Empleado - Profesor contratado** C. Horaria: **5**

Otras Informaciones: Profesor de Redes de Computadoras en la carrera de Análisis de Sistemas de la Facultad de Ciencias y Tecnología.

2008 - 2009 **Colaborador - Asistente de Profesor** C. Horaria: **3**

Otras Informaciones: Asistente del Profesor Ing. Oscar Parra en las asignaturas Informática 6 (Sistemas Operativos) e Informática 7 (Redes de Computadoras) de la Carrera de Análisis de Sistemas en la Facultad de Ciencias y Tecnologías.

2008 - 2010 **Actividades** C. Horaria: **10**

#### Actividades

- 2/2010 - 7/2010 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Informática 7 - Redes de Computadores
- 8/2009 - 12/2009 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Informática 7 - Redes de Computadores
- 2/2009 - 7/2009 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Informática 7 - Redes de Computadores
- 8/2008 - 12/2008 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Informática 6 - Sistemas Operativos

### Universidad Católica "Nuestra Señora de la Asunción" - Filial Carapeguá - UCA

Vínculos con la Institución

2009 - 2009 **Funcionario/Empleado - Asistente de Profesor** C. Horaria: **5**

Otras Informaciones: Asistente de Profesor en las asignaturas de Programación Orientada a Objetos y Bases de Datos.

- Actual **Actividades**

#### Actividades

- 8/2009 - 12/2009 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Bases de Datos
- 2/2009 - 7/2009 Docencia/Enseñanza, Licenciatura en Análisis de Sistemas  
Nivel: Grado  
Disciplinas dictadas:  
-Programación Orientada a Objetos

### Universidad de Innsbruck - Uni Innsbruck

Vínculos con la Institución

2013 - 2014 **Invited Researcher** C. Horaria: **40**

Régimen: Dedicación tot: *Actividades*

- 12/2013 - 3/2014 Líneas de Investigación, Distributed and Parallel Systems Group, Department of Computer Science  
**Cloud Computing**  
Participación: Integrante del Equipo  
Descripción: Prediction of execution time of scientific workflows in Cloud environments using machine learning  
Integrantes: Hugo Meyer(Responsable)  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Cloud Computing;

**Universidad Nacional de Asunción - Facultad Politécnica - UNA**
**Vínculos con la Institución**

 2010 - 2010 **Funcionario/Empleado - Auxiliar de Enseñanza Remunerado** C. Horaria: **3**

Otras Informaciones: Auxiliar de Enseñanza de la Profesora María Elena García

 2008 - 2008 **Colaborador - Asistente de Profesor** C. Horaria: **2**

Otras Informaciones: Asistente del Profesor Enrique Dávalos.

**- Actual Actividades**
**Actividades**

- |                 |  |
|-----------------|--|
| 2/2010 - 7/2010 | Docencia/Enseñanza, Ingeniería en Informática<br>Nivel: Grado<br>Disciplinas dictadas:<br>-Electiva 4 - Evaluación de Rendimientos |
| 2/2008 - 7/2008 | Docencia/Enseñanza, Ingeniería en Informática<br>Nivel: Grado<br>Disciplinas dictadas:<br>-Seguridad en Redes de Computadores      |

**University of Amsterdam - UvA**
**Vínculos con la Institución**

 2017 - Actual **Postdoctoral Researcher** C. Horaria: **32**

 Régimen: Dedicación tot: **Actividades**

- |                  |   |
|------------------|---|
| 6/2017 - Actual  | <b>Líneas de Investigación</b><br><b>Modeling and Simulation</b><br>Participación: Otros<br>Descripción: The main research focuses on run-time monitoring, analysis and simulation of extra-functional behavior (EFB) of complex, networked distributed computer systems. This research line is currently part of the iDAPT project which proposes to model and simulate the complex systems at a high level of abstraction, and perform run-time monitoring in the context of the dozens of computers and hundreds of software processes of the ASML's machines.<br>Integrantes: Hugo Meyer(Responsable)<br>Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, Modeling and Simulation;  |
| 6/2017 - Actual  | <b>Proyecto de Investigación y Desarrollo</b><br><b>Interactive DSL for Composable EFB Adaptation using Bi-simulation and Extrinsic Coordination (iDAPT)</b><br>Participación: Otros<br>Descripción: Most products in today's society are driven by complex computer systems. A major challenge in designing and building these systems is to ensure that they work properly when components that have been built and provided separately, eg by different organizations, are integrated together. This "integration problem" exists both for functional behavior ("when I have this input, I get this"output") and extra-functional behavior (to get this output, I have to wait/pay/invest that much"), or EFB. Functional composition is well-studied already, however EFB composition is still relatively poorly understood. This project will provide a methodology and tools to facilitate the design, integration and analysis of EFB in large systems, with expected practical gains in reliability, trustworthiness, maintainability and extensibility. ASML intends to support and use the outcomes of the project.<br>Integrantes: Hugo Meyer(Responsable)<br>Situación: En Marcha; Tipo/Clase: Investigación.<br>Alumnos: Doctorado (1).<br>Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, Modeling and Simulation; |
| 9/2017 - 10/2017 | <b>Docencia/Enseñanza, Software Engineering</b><br>Nivel: Maestría<br>Disciplinas dictadas:<br>-Lecturer  |

**Significado de su trabajo en el contexto de los principales problemas planteados en su área:**

Research abstract.

Currently (since June 2017) I am working as a post-doctoral researcher at the University of Amsterdam (UvA). My research at the UvA focuses on run-time monitoring, analysis and simulation of extra-functional behavior (EFB) of complex, networked distributed computer systems. I am currently part of the iDAPT project which proposes to model and simulate the complex systems at a high level of abstraction, and perform run-time monitoring in the context of the dozens of computers and hundreds of software processes of the ASML's machines.

Since September of 2014 until June of 2017, I worked as a post-doctoral researcher at the Barcelona Supercomputing Center. In the Barcelona Supercomputing Center I worked on Modeling and Simulation of Optical Networks and its components for data-center infrastructures (LIGHTNESS European project - <http://www.ict-lightness.eu/>). My principal responsibility in this project was to model and develop an optical network simulator in order to analyze the impact of new optical devices in parallel applications and applications running in data centers. I developed a full optical network simulator using the Omnest Network Simulation Platform. At the BSC, I also worked in the H2020 project "Disaggregated Recursive Datacentre-in-a-Box", called dReDBox (<http://www.dredbox.eu/>). My main responsibility in this project was to collaborate in the design of the disaggregated architecture for datacenter as well as model and simulate the proposed architecture in order to evaluate and drive hardware decisions. I developed a Queue Model based Simulator that allows to evaluate prototypes, determine application performance and find possible sources of bottlenecks.

Research experience.

In September of 2011 I started the Ph.D program in High Performance Computing and I obtained my Ph.D. degree in July of 2014. My main research area was Fault Tolerance Optimisations in High Performance Computing. Moreover, I based my research on RADIC (Redundant Array of Distributed and Independent Controllers) fault tolerance policies to provide resiliency to parallel applications running on multicore systems. I worked on properly selecting fault tolerance techniques by analysing parallel MPI applications behaviours, considering how the performance is affected when using these techniques. I developed new Fault Tolerance Techniques based on message logging that reduce the disturbance introduced into Parallel Applications.

I designed and implemented a new message logging technique called Hybrid Message Logging (HMPL). The HMPL combines the best features of classic message logging techniques (receiver-based and sender-based) in order to lower the failure-free overhead introduced by receiver-based message logging techniques while maintaining almost the same recovery complexity. Initial results are very promising since a 43% overhead reduction has been achieved when comparing to a classic receiver-based message logging scheme (when using the Nas Parallel Benchmarks). The HMPL has been included inside the Open MPI communication library in order to allow any MPI application to make use of it.

## Producción Técnica

### Productos tecnológicos

#### Sin registro o patente

**1 Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; Arquitectura de Tolerancia a Fallos RADIC para aplicaciones paralelas, 2013.**

Palabras Clave: Checkpoint no coordinado; Log de Mensajes; Tolerancia a Fallos; MPI; Programación Paralela;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Programación Paralela;

Referencias adicionales: España/

Finalidad: Diseño e implementación de un prototipo de la Arquitectura de Tolerancia a Fallos denominada RADIC dentro de la librería de paso de mensajes Open MPI.. Disponibilidad: restringida.

Institución promotora/financiadora: Departamento de Arquitectura y Sistemas Operativos de la Universitat Autònoma de Barcelona.

**2 Hugo Meyer Sitio Web del Consulado General de Paraguay en Barcelona, 2013.**

Palabras Clave: Gestiones consulares; Gestión de trámites;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Programación Web; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Bases de Datos;

Referencias adicionales: España/; Medio: Internet.

Finalidad: Desarrollo de Software, administración de la Base de Datos y administración de la plataforma web del Consulado Paraguayo en Barcelona.. Disponibilidad: irrestricta.

**3 Hugo Meyer; OSCAR PARRA; Portal Paraguayo de RIACES y UNESCO sobre instituciones de Educación Superior, 2009.**

Palabras Clave: Carreras de Grado; RIACES; Educación Superior; Universidades Paraguayas;

Áreas de Conocimiento: Ciencias Sociales, Ciencias de la Educación, Educación General, Educación Superior;

Referencias adicionales: Paraguay/; Medio: Internet.

Finalidad: El objetivo del sitio es disponibilizar información sobre las Instituciones de Educación Superior Paraguayas y las carreras ofrecidas. Disponibilidad: irrestricta.

Institución promotora/financiadora: Agencia Nacional de Evaluación y Acreditación de la Educación Superior.

**4 Hugo Meyer; OSCAR PARRA; Sistema de Oferta Académica de Instituciones de Educación Superior, 2009.**

Palabras Clave: Universidades Paraguayas; Carreras de Grado Paraguayas;

Áreas de Conocimiento: Ciencias Sociales, Ciencias de la Educación, Educación General, Educación Superior; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Sistemas Web;

Referencias adicionales: Paraguay/; Medio: Internet.

Finalidad: Sistema web de gestión de datos sobre universidades paraguayas, sus filiales, carreras de grado y postgrado. . Disponibilidad: irrestricta.

Institución promotora/financiadora: Agencia Nacional de Evaluación y Acreditación de la Educación Superior.

**5 Hugo Meyer; OSCAR PARRA; Sitio Web de la Agencia Nacional de Evaluación y Acreditación de la Educación Superior (ANEAES), 2008.**

Palabras Clave: Carreras de Grado; Educación Superior; Universidades Paraguayas;

Áreas de Conocimiento: Ciencias Sociales, Ciencias de la Educación, Educación General, Educación Superior;

Referencias adicionales: Paraguay/; Medio: Internet.

Finalidad: Diseño y montaje del sitio web de la Agencia Nacional de Evaluación y Acreditación de la Educación Superior. Disponibilidad: irrestricta.

Institución promotora/financiadora: Agencia Nacional de Evaluación y Acreditación de la Educación Superior (ANEAES).

**Sin registro o patente**

**1 Hugo Meyer; Uraz Odyurt ; Performance Anomaly Detection and Classification , 2019.**

Palabras Clave: software anomaly detection; classification of software anomalies;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Sistemas de Automatización y Control, Modelling and Simulation;

Referencias adicionales: Holanda/; Medio: Internet.

Finalidad: Analyse performance anomalies in Cyber-Physical Systems. Disponibilidad: restricta.

Institución promotora/financiadora: University of Amsterdam, the Netherlands.

**2 Hugo Meyer iDAPT Simulator, 2018.**

Palabras Clave: modeling and simulation; queue models;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Simulation of complex distributed systems;

Referencias adicionales: Holanda/; Medio: Otros.

Finalidad: Model and simulate complex industrial systems. Disponibilidad: restricta.

Institución promotora/financiadora: University of Amsterdam.

**3 Hugo Meyer; Mario Nemirovsky; iQ: Queue Model Simulator, 2016.**

Palabras Clave: simulation; computer architecture; queue models;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, System Simulation;

Referencias adicionales: España/; Medio: Otros.

Finalidad: Computing System Simulation. Disponibilidad: restricta.

Institución promotora/financiadora: Barcelona Supercomputing Center, Computer Science Department.

Observaciones: Technological improvements have led to increasingly intricate processor designs capable of achieving significant jumps in performance and energy efficiency with every new generation. Though this trend has been able to support large numbers of concurrently executing applications, the simulation tools needed for developing and validating computer architecture designs remain generally cumbersome. Finding a tool that fits the design requirements is a non-trivial feat since simulators face a trade-off of achieving either high accuracy results or tolerable simulation speed. We have developed a new simulation methodology, called iQ, which performs a rapid and accurate design space exploration to assist processor design and optimisation. The uniqueness of this tool is that it emulates the behavior of the processor components based on queuing models and statistical profiles. This approach allows a modular-based design which can be easily customised to simulate different complexity levels. iQ integrates both hardware and software into a single environment which helps to simplify the simulation and collection of analytics.

**4 Hugo Meyer; José Carlos Sancho; Lightness Simulator, 2015.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Simulation;

Referencias adicionales: España/; Medio: Otros.

Finalidad: Develop an Optical Network Simulator. Disponibilidad: restricta.

Institución promotora/financiadora: Barcelona Supercomputing Center, Centro Nacional de Supercomputación.

#### Trabajos técnicos

**1 Hugo Meyer Continuous Monitoring and Assessment of Cancer Patient Quality of Life (SUCCOR), 2019.**

Palabras Clave: quality of life; cancer treatment; data analytics;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Telecomunicaciones, e-health;

Referencias adicionales: Holanda/Inglés; Medio: Internet.

Finalidad: Ask for funding from the European Comission; Disponibilidad: restricta; Duración: 5 meses.; Número de páginas: 169; Ciudad: Amsterdam;

Institución promotora/financiadora: European Comission

Observaciones: The project proposal was rejected

## Producción Bibliográfica

## Trabajos en eventos

## Trabajos completos en anales de eventos

- 1 Hugo Meyer; Uraz Odyurt ; Simon Polstra; Evangelos Paradas; Ignacio Gonzalez Alonso; Andy D. Pimentel; On the Effectiveness of Communication-Centric Modelling of Complex Embedded Systems. In: International Symposium on Parallel and Distributed Computing with Applications 2018, 2018 Melbourne, Australia 2018.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Cyber-Physical Systems;  
Medio: Internet.  
Palabras Clave: systems of systems; modelling and simulation; performance monitoring; distributed cyber-physical systems (dcps);
- 2 Uraz Odyurt ; Hugo Meyer; Simon Polstra; Evangelos Paradas; Ignacio Gonzalez Alonso; Andy D. Pimentel; Communication-centric analysis of complex embedded computing systems: work-in-progress. In: EMSOFT '18 Proceedings of the International Conference on Embedded Software, 2018 Turin, Italy 2018.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Cyber-physical Systems;  
Medio: Internet.  
Palabras Clave: systems of systems; communication-centric modelling; performance monitoring; distributed cyber-physical systems (dcps);
- 3 Carlos Vega; Jose Fernando Zazo; Hugo Meyer; Ferad Zyulkyarov; S. Lopez-Buedo; Javier Aracil; Diluting the Scalability Boundaries: Exploring the Use of Disaggregated Architectures for High-Level Network Data Analysis. In: 2017 IEEE 19th International Conference on High Performance Computing and Communications, 2017 Bangkok 2017.**
- 4 Hugo Meyer; José Carlos Sancho; Milica Mrdakovic; Shuping Peng; Dimitra Simeonidou; Wang Miao; Nicola Calabretta; Scaling architecture-on-demand based optical networks. In: 17th International Conference on Distributed Computing and Networking - ICDCN, 2016 Singapur 2016.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Telecomunicaciones, HPC Simulations;  
Medio: Internet. ISSN/ISBN: 978--1-45  
Palabras Clave: optical networks; simulation; hpc;
- 5 Hugo Meyer; José Carlos Sancho; DimLightSim:Optical/Electrical Network Simulator for HPC Applications. In: 3rd BSC International Doctoral Symposium, 2016 Barcelona, Spain 2016.**  
Medio: Internet.  
Palabras Clave: hpc simulation; optical networks; application profiling;
- 6 Hugo Meyer; José Carlos Sancho; Wang Miao; Harm Dorren; Nicola Calabretta; Montse Farreras; Performance Evaluation of Optical Packet Switches on High Performance Applications. In: The 2015 International Conference on High Performance Computing & Simulation (HPCS 2015), 2015 Amsterdam, Holanda Proceedings of the 2015 International Conference on High Performance Computing & Simulation (HPCS 2015). 2015.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Optical Networking and Simulation;  
Medio: CD-Rom. ISSN/ISBN: 978--1-46
- 7 Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; Hybrid Message Logging. Combining advantages of Sender-based and Receiver-based Approaches. In: 2014 International Conference on Computational Science, 2014 Cairns, Australia 2014.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Fault Tolerance;  
Medio: Internet. ISSN/ISBN: 1877--050  
Palabras Clave: fault tolerance; message logging; scalability; mpi; radic;
- 8 Hugo Meyer; RONAL MURESANO; DOLORES REXACHS; EMILIO LUQUE; Tuning SPMD Applications in order to Increase Performability. In: The 11th IEEE International Symposium on Parallel and Distributed Processing with Applications (ISPA-13), 2013 Melbourne, Australia Proceedings of The 11th IEEE International Symposium on Parallel and Distributed Processing with Applications (ISPA-13). 2013.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Mecanismos de Rollback-Recovery;  
Medio: CD-Rom.  
Palabras Clave: Fault Tolerance; SPMD; Performability; Efficiency; Scalability;
- 9 Hugo Meyer; RONAL MURESANO; DOLORES REXACHS; EMILIO LUQUE; A Framework to write Performability-Aware SPMD Applications. In: The 2013 International Conference on Parallel and Distributed Processing Techniques and Applications. (PDPTA 2013), 2013 Las Vegas, USA Proceedings of The 2013 International Conference on Parallel and Distributed Processing Techniques and Applications. 2013.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Disponibilidad; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas Paralelos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y Optimización de las Prestaciones de Aplicaciones Paralelas;  
Medio: Papel.

Palabras Clave: Performability Framework; Fault Tolerance; Efficiency; SPMD;

- 10 Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; Managing Receiver-Based Message Logging Overheads in Parallel Applications. In: XIX Congreso Argentino de Ciencias de la Computación. CACIC 2013, 2013 Mar del Plata, Argentina Proceedings del XIX Congreso Argentino de Ciencias de la Computación CACIC 2013. 2013.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis y Optimización de las Prestaciones de Aplicaciones Paralelas; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas Parellos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Mecanismos de Rollback-Recovery;

Medio: Internet.

Palabras Clave: Multicore; Fault Tolerance; Overheads; Message Logging; Process Mapping;

- 11 Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; Radic: A fault tolerant middleware with automatic management of spare nodes. In: The 2012 International Conference on Parallel and Distributed Processing Techniques and Applications. PDPTA 2012, 2012 Las Vegas, USA Proceedings of The 2012 International Conference on Parallel and Distributed Processing Techniques and Applications. 2012.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación de Altas Prestaciones; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas de Paso de Mensajes; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas;

Medio: Papel. ISSN/ISBN: 1-60-132-

Palabras Clave: MPI; Fault Tolerance; Decentralized Management; RADIC; Uncoordinated Checkpoint;

- 12 Hugo Meyer; MARCELA CASTRO-LEON; DOLORES REXACHS; EMILIO LUQUE; Propuestas para integrar la arquitectura radic de forma transparente. In: XVII Congreso Argentino de Ciencias de la Computación, 2011 La Plata, Argentina XVII Congreso Argentino de Ciencias de la Computación. 2011.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Tolerancia a Fallos en Sistemas Parellos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Computación de Altas Prestaciones; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Análisis de Prestaciones de Aplicaciones Paralelas;

Medio: Internet. ISSN/ISBN: 978--950-

Palabras Clave: Tolerancia a Fallos; Protección Descentralizada; RADIC; Spare Nodes; MPI;

- 13 Hugo Meyer; BENJAMÍN BARÁN; Una nueva propuesta de templado simulado multiobjetivo.. In: XXXV Conferencia Latinoamericana de Informática, 2009 Pelotas, Brasil XXXV Conferencia Latinoamericana de Informática. 2009.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Optimización Multiobjetivo; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modelado y Simulación;

Medio: Internet.

Palabras Clave: Optimización Multiobjetivo; Templado Simulado; Multiobjective Simulated Annealing;

#### Artículos publicados en revistas científicas

##### Artículos completos publicados en revistas arbitradas

- 1 Hugo Meyer; RONAL MURESANO; MARCELA CASTRO-LEON; DOLORES REXACHS; EMILIO LUQUE; (RELEVANTE) Hybrid Message Pessimistic Logging. Improving current pessimistic message logging protocols, Journal of Parallel and Distributed Computing, 2017.**  
Medio: Internet. ISSN/ISBN: 0743-7315
- 2 Hugo Meyer; José Carlos Sancho; Milica Mrdakovic; Wang Miao; Nicola Calabretta; (RELEVANTE) Optical packet switching in HPC. An analysis of applications performance, Future Generation Computer Systems, 2017.**  
Medio: Internet. ISSN/ISBN: 0167-739X
- 3 Hugo Meyer; José Carlos Sancho; (RELEVANTE) Disaggregated Computing. An Evaluation of Current Trends for Datacentres, Procedia Computer Science, 2017.**  
Medio: Internet. ISSN/ISBN: 1861-1870
- 4 RONAL MURESANO; Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; (RELEVANTE) An approach for an efficient execution of SPMD applications on Multi-core environments, Future Generation Computer Systems, v. 66, p. 11-26, 2016.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Parallel Computing;  
Medio: Internet. ISSN/ISBN: 0167-739X  
Palabras Clave: performance improvement; multicore; mapping; scheduling; scalability analysis; spmd;
- 5 MARCELA CASTRO-LEON; Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; (RELEVANTE) Fault Tolerance at system level based on RADIC architecture, Journal of Parallel and Distributed Computing, 2015.**  
Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Fault Tolerance;  
Medio: Internet. ISSN/ISBN: 0743-7315

### Artículos resumidos publicados en revistas

- Hugo Meyer (RELEVANTE) Fault Tolerance in Multicore Clusters. Techniques to Balance Performance and Dependability, Journal of Computer Science & Technology, v. 16 f: 1, p. 59-60, 2016.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Fault Tolerance;

ISSN/ISBN: 1666-6038

Palabras Clave: fault tolerance; distributed computing; parallel programming; mpi;

### Libros y capítulos de libros publicados

#### Libros publicados

- Hugo Meyer Fault Tolerance in Multicore Clusters. Techniques to Balance Performance and Dependability. (en prensa), Bellaterra, España, Tesis Doctorales en Red, 2014, v. 1, p. 179, ISSN/ISBN: 9788449045554**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, High Performance Computing;

Medio: Internet.

ISSN/ISBN: 9788-4490

Palabras Clave: parallel applications; fault tolerance; message logging;

- Hugo Meyer Radic: Un middleware de tolerancia a fallos que preserva el rendimiento. (Tesis de Máster), 2011, p. 91**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Tolerancia a Fallos en Sistemas Paralelos; Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Hardware y Arquitectura de Computadoras, Análisis de Prestaciones de Aplicaciones Paralelas;

Medio: Internet.

Palabras Clave: Tolerancia a Fallos; Prestaciones de Aplicaciones Paralelas; RADIC; Checkpoint; Log de Mensajes;

### Artículos aceptados para publicación en revistas científicas

- Hugo Meyer; DOLORES REXACHS; EMILIO LUQUE; Managing Receiver-Based Message Logging Overheads in Parallel Applications, 2014.**

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Fault Tolerance;

Medio: Papel. ISSN/ISBN: 1666-6038

Palabras Clave: fault tolerance; mapping; message logging; multicore;

## Evaluaciones

### Evaluación de Premios

- 2017 - 2017 **International Doctorate Mention Assessment (España)**

Cantidad: Menos de 5.

### Evaluación de Publicaciones

- 2019 - 2019 **Conferencia Latinoamericana de Informática**

Cantidad: Menos de 5.

- 2018 - 2019 **International Journal of Applied Mathematics and Computer Science.**

Cantidad: Menos de 5.

- 2018 - 2018 **Conferencia Latinoamericana de Informática**

Cantidad: Menos de 5.

- 2017 - 2017 **Advisory/Steering Committee - International Conference on Advanced Engineering Computing and Applications in Sciences ( ADVCOMP 2017)**

Cantidad: Menos de 5.

- 2017 - 2017 **Reviewer- Photonic Network Communications Journal 2017**

Cantidad: Menos de 5.

- 2017 - 2018 **Program Committee - Journal EnfoqueUTE**

Cantidad: De 5 a 20.

- 2016 - 2018 **Program Committee - International Conference on Information Systems and Computer Science**

Cantidad: De 5 a 20.

- 2016 - 2016 **Reviewer-IEEE International Parallel and Distributed Processing Symposium**

Cantidad: Menos de 5.

- 2016 - 2017 **Program Committee - Ultrascale Computing for Early Researchers (UCER 2016)**

Cantidad: Menos de 5.

- 2016 - 2019 **Technical Program Committee - The International Conference on High Performance Computing & Simulation**

Cantidad: De 5 a 20.

- 2015 - 2015 **15th IEEE/ACM International Symposium on Cluster, Cloud and Grid Computing (CCGRID 2015)**

Cantidad: Menos de 5.

## Tutorías/Orientaciones/Supervisiones

### En Marcha

#### Tesis de doctorado

**1 Uraz Seddigh, - Cotutor o Asesor - Analysis of Extra-Functional Behaviour in Complex Distributed Systems, 2017**

Tesis (Parallel Computing Systems) , UvA - University of Amsterdam, Holanda

País: Holanda / Idioma: Inglés

Palabras Clave: extra-functional behaviour; performance prediction; distributed computing;

Áreas de Conocimiento: Ingeniería y Tecnología, Ingeniería Eléctrica, Ingeniería Electrónica e Ingeniería de la Información, Ingeniería de Sistemas y Comunicaciones, Modeling and Simulation;

## Otras Referencias

### Premiaciones

**1 2016 Extraordinary Doctorate Award (internacional), Universidad Autónoma de Barcelona**

In 2016 I received the Extraordinary Doctorate Award from the Universitat Autònoma de Barcelona. This award is granted to thesis authors that have received the qualification of excellence "Cum Laude" (Highest mark in Spain) and which stand out for their contribution and advance in the different areas of the university.

**2 2011 Best Presentation of an Article (internacional), Congreso Argentino de Ciencias de la Computación**

Paper presented "Propuestas para integrar la arquitectura RADIC de forma transparente."

### Presentaciones en eventos

**1 Taller - Modelling and Simulation of Complex Industrial Systems, 2018, Francia**

Nombre: The Collaborative Workshop on Model-based Design of Signal and Information Processing Systems (COWOMO). Tipo de Participación: Expositor oral

**2 Seminario - Introduction to Discrete Event Simulation with Omnet++, 2018, Paraguay**

Nombre: Invited talk. Tipo de Participación: Expositor oral

Nombre de la institución promotora: UNIVERSIDAD CATOLICA NUESTRA SEÑORA DE LA ASUNCIÓN

**3 Seminario - Modelling and Simulation of Cyber-Physical Systems, 2018, Paraguay**

Nombre: Invited Talk. Tipo de Participación: Expositor oral

Nombre de la institución promotora: Fundación Parque Tecnológico de Itaipu -Py

**4 Seminario - Modeling and Simulation. Computer and Network Architectures, 2018, Paraguay**

Nombre: Invited talk. Tipo de Participación: Expositor oral

Nombre de la institución promotora: Universidad Nacional de Asunción - Facultad Politécnica

**5 Congreso - Keynote Speaker, 2017, Ecuador**

Nombre: International Conference on Information Systems and Computer Science (INCISCOS) 2017. Tipo de Participación: Conferencista Invitado

Nombre de la institución promotora: Universidad Tecnológica Equinoccial

**6 Congreso - Disaggregated Computing. An evaluation of current trends for datacentres, 2017, Suiza**

Nombre: International Conference on Computational Science, ICCS 2017. Tipo de Participación: Expositor oral

Nombre de la institución promotora: ETH Zurich

**7 Simposio - DimLightSim: Optical/Electrical Network Simulator for HPC Applications, 2016, España**

Nombre: 3rd Barcelona Supercomputing Center Doctoral Synposium. Tipo de Participación: Expositor oral

Nombre de la institución promotora: Barcelona Supercomputing Center, Centro Nacional de Supercomputación

**8 Congreso - Scaling Architecture-on-Demand based Optical Networks, 2016, Singapur**

Nombre: The 17th International Conference on Distributed Computing and Networking (ICDCN 2016). Tipo de Participación: Expositor oral

**9 Congreso - Performance Evaluation of Optical Packet Switches on High Performance Applications, 2015, Holanda**

Nombre: International Conference on High Performance Computing & Simulation (HPCS 2015). Tipo de Participación: Expositor oral

**10 Seminario - Building the Next Generation of Optical Networks for Data Centers, 2015, España**

Nombre: Transferring Technology to Industry (Marenostrum Guided Visit). Tipo de Participación: Expositor oral

Nombre de la institución promotora: Barcelona Supercomputing Center, Centro Nacional de Supercomputación

**11 Congreso - Tuning SPMD Applications in order to Increase Performability, 2013, Australia**

Nombre: International Symposium on Parallel and Distributed Processing with Applications (ISPA). Tipo de Participación: Expositor oral

**12 Congreso - RADIC: A Fault Tolerant Middleware with Automatic Management of Spare Nodes, 2012, Estados Unidos**

Nombre: The 2012 International Conference on Parallel and Distributed Processing Techniques and Applications. Tipo de Participación: Expositor oral

**13 Congreso - Una nueva propuesta de Templado Simulado Multiobjetivo., 2009, Brasil**

Nombre: XXXV Conferencia Latinoamericana de Informática (CLEI). Tipo de Participación: Expositor oral

## Información adicional:



Hugo Meyer is a research scientist at the University of Amsterdam (UvA) since June 2017. In 2011 he received his Master degree in High Performance Computing and in 2014 he received his Ph.D degree in High Performance Computing with the highest honors, both degrees from the Universitat Autònoma de Barcelona. In 2016 he received the Extraordinary Doctorate Award from the Universitat Autònoma de Barcelona. This award is granted to thesis' authors that have received the qualification of excellence "Cum Laude" (Highest mark in Spain) and which stand out for their contribution and advance in the different areas of the university. Dr. Meyer's Ph.D. thesis focused on the development and optimization of fault tolerance techniques for HPC applications. During his research internship at the Institute of Computer Science of the University of Innsbruck (2013-2014), he worked on prediction of execution time of scientific workflows in the Cloud, using machine learning techniques. In the Barcelona Supercomputing Center (BSC), he has worked on Modeling and Simulation of Optical Networks and its components, disaggregated computing, system level simulation, IoT, Fog computing, among others. At the UvA, Dr. Meyer's main research focuses on run-time monitoring, analysis and simulation of extra-functional behaviour (EFB) of complex, networked distributed computer systems. He is currently part of the iDAPT project which proposes to model and simulate the complex systems at a high level of abstraction, and perform run-time monitoring in the context of the dozens of computers and hundreds of software processes of the ASML's machines. Other fields that he has also worked on include: Bio-inspired optimisation techniques, parallel code analysis and optimisation, stock market simulation, software engineering, etc. Results of his work have been published in top-level journals such as the Future Generation Computer Systems Journal (FGCS) and the Journal of Parallel and Distributed Computing (JPDC). During his researcher career, he has published more than 15 scientific papers, as first author, in well-ranked international journals and conferences..

## Indicadores

### Producción Técnica 10

Productos tecnológicos	9
Software	9
Trabajos técnicos	1
Elaboración de proyecto	1

### Producción Bibliográfica 22

Trabajos en eventos	13
Completo	13
Artículos publicados en revistas científicas	6
Completo en revistas arbitradas	5
Completo en revistas NO arbitradas	0
Resumen	1
Libros y capítulos de libros publicados	2
Libro publicado	2
Artículos aceptados para publicación en revistas científicas	1
Completo	1

### Tutorías 1

En Marcha	1
Tesis de doctorado	1

### Evaluaciones 12

Premios	1
Publicaciones/Periódicos	11

### Otras Referencias 15

Otros datos Relevantes	2
Presentaciones en eventos	13